

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2002-026610

(43) Date of publication of application : 25.01.2002

(51) Int.Cl.

H01P 1/208

H01P 1/205

H01P 1/212

(21) Application number : 2000-207459

(71) Applicant : NEC CORP

(22) Date of filing : 07.07.2000

(72) Inventor : ITO MASAHIRO

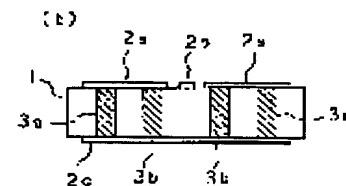
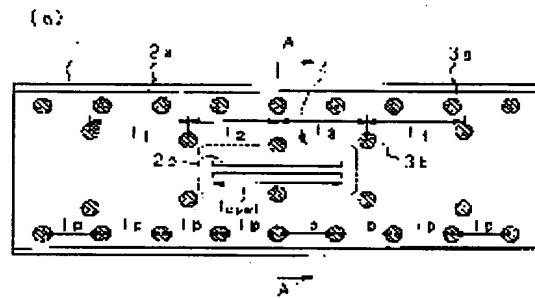
MARUHASHI KENICHI
OHATA KEIICHI

(54) FILTER

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a small-sized dielectric waveguide band pass filter with a low loss that has a small characteristic change in the case of mounting.

SOLUTION: Conductor layers 2a, 2c are formed on a front side and a rear side of a dielectric board 1 and connected to upper lower conductor layers 2a, 2c via via-holes 3a. At least two lines of the via-holes 3a are formed along a signal propagation direction. Resonators are configured by forming via-holes 3b in a dielectric waveguide consisting of the upper lower conductor layers 2a, 2c and the via-holes 3a at an interval of 1/2 of a guide wavelength or below along the signal propagation direction. Furthermore, by coupling the resonators adjacent to each other via the via-holes 3b configuring the inductive window, the dielectric band pass filter is configured. Moreover, a coplanar line 4 using the conductor layer 2a for ground and the conductor layer 2b for a signal conductor is provided onto a front side of the dielectric board 1 in a way of bridging over the inductive window formed by the via-holes 3b.



LEGAL STATUS

[Date of request for examination] 11.11.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

BEST AVAILABLE COPY

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

特開2002-26610

(P2002-26610A)

(43) 公開日 平成14年1月25日(2002.1.25)

(51) Int. C1.⁷H O 1 P 1/208
 1/205
 1/212

識別記号

F I

H O 1 P 1/208
 1/205
 1/212

テーマコード*(参考)

Z 5J006
K

審査請求 未請求 請求項の数 9

O L

(全 8 頁)

(21) 出願番号 特願2000-207459(P2000-207459)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(22) 出願日 平成12年7月7日(2000.7.7)

(72) 発明者 伊東 正治

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 丸橋 建一

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100108578

弁理士 高橋 詔男 (外3名)

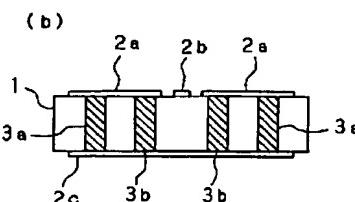
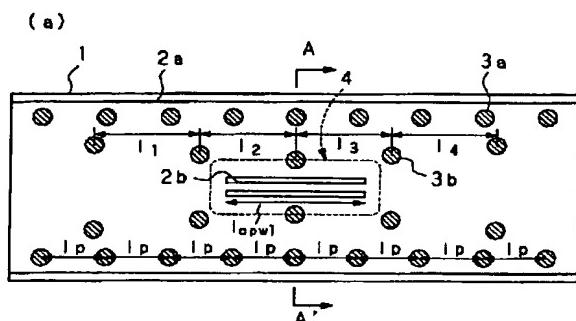
最終頁に続く

(54) 【発明の名称】 フィルタ

(57) 【要約】

【目的】 誘電体導波管型帯域通過フィルタにおいて、実装時の特性変化が小さく、小型で、且つ、低損失なフィルタを提供することである。

【解決手段】 誘電体基板1内の表面、及び、裏面には、導体層2a, 2cが形成され、上下導体層2aと2cとは、ピアホール3aによって接続される。ピアホール3aは信号の伝搬方向に沿って少なくとも2列形成される。上下導体層2a, 2cとピアホール3aとによって構成された誘電体導波管内に、ピアホール3bを信号の伝搬方向に沿って、管内波長の1/2以下の間隔で形成することによって、共振器が構成される。また、隣り合う共振器間は誘導性窓を構成している3bを介して結合することで、誘電体帯域通過フィルタを構成している。更に、誘電体基板1の表面に、ピアホール3bによって形成される誘導性窓を跨るように導体層2aをグランド、導体層2bを信号導体とするコプレーナ線路4を設ける。



【特許請求の範囲】

【請求項1】 誘電体基板表面に上部導体層と下部導体層とを有し、

前記上部導体層と前記下部導体層とを接続する導体により導波管側壁と誘導性窓とが形成された誘電体導波管構造を有するフィルタにおいて、少なくとも前記上部導体層、又は、前記下部導体層の表面にプレーナ線路を設けたことを特徴とするフィルタ。

【請求項2】 前記誘電体基板表面の前記上部導体層と前記下部導体層とを接続するビアホールが、信号の伝搬方向に所望帯域での管内波長の1/2以下の間隔で列をなすことにより形成されるビアホール列が少なくとも2列以上形成され、

前記ビアホール列と前記上部導体層と前記下部導体層によって囲まれた領域で構成される導波管内の共振器間を結合させる誘導性窓が、ビアホールによって形成されることを特徴とする請求項1記載のフィルタ。

【請求項3】 前記誘電体基板上のプレーナ線路が少なくとも1つの前記誘導性窓を跨って、前記上部導体層、又は、前記下部導体層に形成され、

前記プレーナ線路が伝送路を構成することを特徴とする請求項1又は請求項2記載のフィルタ。

【請求項4】 前記誘電体表面に形成された前記プレーナ線路が、前記導波管内を伝搬する信号の伝搬方向に沿って形成された2個の結合スロットからなるコプレーナ線路であることを特徴とする請求項1から3のいずれかの請求項に記載のフィルタ。

【請求項5】 前記コプレーナ線路を構成する信号導体の両側のグランド導体間が導体片によって接続されることを特徴とする請求項4記載のフィルタ。

【請求項6】 前記プレーナ線路を構成するスロットの両側の導体がフィルタ調整用の導体片によって接続されることを特徴とする請求項1から5のいずれかの請求項に記載のフィルタ。

【請求項7】 前記コプレーナ線路の少なくとも片側が開放端であり、前記信号導体の開放端から離れて第1の導体片が形成され、

前記第1の導体片と前記信号導体とがフィルタ調整用の第2の導体片によって接続されることを特徴とする請求項4又は請求項5記載のフィルタ。

【請求項8】 信号の入出力のためのコプレーナ線路と、

コプレーナ導波管変換構造とを有することを特徴とする請求項1から7のいずれかの請求項に記載のフィルタ。

【請求項9】 フリップチップ実装基板上に形成された導体片とバンプとにより、前記プレーナ線路を構成する導体間が接続されることを特徴とする請求項5から8のいずれかの請求項に記載のフィルタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、高周波部品として用いられる誘電体導波管構造を有するフィルタに関する。

【0002】

【従来の技術】高周波で使用される従来型のフィルタには、小型であることが期待できる平面型フィルタとして、マイクロストリップやコプレーナ線路の1/4波長、或いは、1/2波長共振器を使用したフィルタがある。また、低損失であることが期待できる導波管フィルタには、矩形導波管に比べて小型である誘電体導波管型フィルタがある。例えば、図11に示す特開平11-284409号公報に記載の誘電体導波管型フィルタでは、誘電体基板1の上下表面に導体層2a, 2cを形成し、上部導体層2aと、下部導体層2cを、信号の伝搬方向の間隔1pが管内波長の1/2以下となるように形成したビアホール列3aで接続することで導波管を構成している。更に、構成された導波管内に誘導性窓を構成するビアホール3bを、管内波長の1/2以下の間隔(11, 12, 13, 14)で形成することでフィルタを実現している。

【0003】

【発明が解決しようとする課題】しかしながら、平面型フィルタは、電磁波が狭い領域に集中するため、導体損や誘電体損によって損失が大きくなる、また、電磁波が平面型フィルタを構成する誘電体基板の外にも拡がるため、パッケージに実装した際に、パッケージの影響を受けフィルタ特性が変化するという問題があった。また、特開平11-284409号公報に記載の誘電体導波管型フィルタでは、急峻な帯域外抑圧特性を持つフィルタを実現しようとすると、段数が増え、サイズが大きくなる、また、その結果、製造精度によって、設計した特性を得ることが難しくなるという問題があった。本発明は、このような事情を考慮してなされたもので、実装時の特性変化が小さく、小型で、且つ、低損失なフィルタを提供することを目的とする。

【0004】

【課題を解決するための手段】以上の問題を解決するために、請求項1記載の発明は、誘電体基板表面に上部導体層と下部導体層とを有し、上部導体層と下部導体層とを接続する導体により導波管側壁と誘導性窓とが形成される誘電体導波管型フィルタにおいて、少なくとも上部導体層、又は、下部導体層の表面にプレーナ線路を設けたことを特徴とするフィルタである。請求項2記載の発明は、請求項1記載の発明において、誘電体基板表面の上部導体層と下部導体層とを接続するビアホールが、信号の伝搬方向に所望帯域での管内波長の1/2以下の間隔で列をなすことにより形成されるビアホール列が少なくとも2列以上形成され、ビアホール列と上部導体層と下部導体層とによって囲まれた領域で構成される導波管内の共振器間を結合させる誘導性窓が、ビアホールによつ

て形成されることを特徴とする。請求項3記載の発明

は、請求項1又は2記載の発明において、誘電体基板上のプレーナ線路が少なくとも1つの誘導性窓を跨って、上部導体層、又は、下部導体層に形成され、プレーナ線路が伝送路を構成することを特徴とする。請求項4記載の発明は、請求項1から3のいずれかの請求項に記載の発明において、誘電体表面に形成されたプレーナ線路が、導波管内を伝搬する信号の伝搬方向に沿って形成された2個の結合スロットからなるコプレーナ線路であることを特徴とする。請求項5記載の発明は、請求項4記載の発明において、コプレーナ線路を構成する信号導体の両側のグランド導体間が導体片によって接続されることを特徴とする。請求項6記載の発明は、請求項1から5のいずれかの請求項に記載の発明において、プレーナ線路を構成するスロットの両側の導体がフィルタ調整用の導体片によって接続されることを特徴とする。請求項7記載の発明は、請求項4又は5記載の発明において、コプレーナ線路の少なくとも片側が開放端であり、信号導体の開放端から離れて第1の導体片が形成され、第1の導体片と信号導体とがフィルタ調整用の第2の導体片によって接続されることを特徴とする。請求項8記載の発明は、請求項1から7のいずれかの請求項に記載の発明において、信号の入出力のためのコプレーナ線路と、コプレーナ導波管変換構造とを有することを特徴とする。請求項9記載の発明は、請求項5から8のいずれかの請求項に記載の発明において、フリップチップ実装基板上に形成された導体片とバンプとにより、プレーナ線路を構成する導体間が接続されることを特徴とする。

【0005】

【発明の実施の形態】本発明の第1の実施の形態について、図1を使用して詳細に説明する。図1(a)はフィルタ基板の上面図、図1(b)は図1(a)中の一点鎖線A-A'の断面図である。セラミック等の誘電体基板1内の表面、及び、裏面には、導体層2a, 2cが形成され、上部導体層2aと下部導体層2cとは、誘電体基板1を貫通するビアホール3aによって接続される。このビアホール3aは信号の伝搬方向に沿って複数個、少なくとも2列形成される。上部導体層2aと下部導体層2cとビアホール3aとによって囲まれる領域が所望帯域で導波管を構成するためには、ビアホール3aの信号の伝搬方向に平行な方向の間隔1pは、所望帯域での管内波長の1/2以下である必要がある。更に、ビアホール3aの間からの放射による損失を十分抑制するためには、管内波長の1/4以下であることが望ましい。誘電体導波管内に、ビアホール3bを信号の伝搬方向に沿って、管内波長の1/2以下の間隔(11, 12, 13, 14)で形成することによって、ビアホール3bで挟まれた区間が共振器となる。また、隣り合う共振器間は誘導性窓を構成しているビアホール3bを介して結合することで、誘電体帯域通過フィルタを構成している。

【0006】更に、誘電体基板1の表面に、ビアホール3bによって形成される誘導性窓を跨るように導体層2aを

グランド、導体層2bを信号導体とするコプレーナ線路4を形成する。これによって、主線路である導波管に対して、長さ1cpw1が管内波長の1/2程度である副次的な両端短絡の伝送路が形成される。図12には、副次的な伝送路が有る場合と無い場合のフィルタ特性を示す。図12に見られるように、副次的な伝送路を付加することによって、通過帯域外に減衰極を導入することができ、帯域外抑圧特性を大きく改善することができる。その結果、所定の抑圧特性を得る場合に、副次的な伝送路を形成しない場合に比べて、フィルタの段数を減らすことができ、小型化が可能となる。この減衰極は、図2に示す第2の実施の形態のような長さ1cpw1が管内波長の1/2程度である両端開放の伝送路、図3に示す第3の実施の形態のような長さ1cpw1が管内波長の1/4程度である片側短絡、片側開放の伝送路によても導入できる。また、図4に示す第4の実施の形態のように、伝送路を複数個設けても良い。図13には、図4中のコプレーナ線路4の線路長1cpw1と1cpw2とが異なる場合のフィルタ特性を示す。図13に示すように、線路長1cpw1と1cpw2とを独立に変化させることによって、減衰極を独立に制御することができ、広い帯域に渡って帯域外を抑圧することができる。ここでは、減衰極が通過帯域の低周波側にできる例を示したが、コプレーナ線路4の長さを変化させることで、高周波側にも、或いは、図14に示すように低周波側と高周波側それぞれにも導入することができる。

【0007】図5を使用して、第5の実施の形態として、フィルタの特性が調整可能な構成について説明する。図5(a)はフィルタ基板の上面図、図5(b)は図5(a)中の一点鎖線B-B'の断面図である。ボンディングワイヤ7によって、コプレーナ線路4のグランドを構成する導体層2aと信号導体を構成する導体層2bとを接続することで、副次的な伝送線路である両端短絡のコプレーナ線路4の短絡点を移動させることができる。これによって、減衰極の現れる周波数を変化させフィルタ特性を調整することができる。ボンディングワイヤ7の代わりとして、金リボン等を使用することもできる。或いは、誘電体基板1の表面に導体層を形成する際に、あらかじめ導体層2aと導体層2bとを接続するエアブリッジ等を形成しておいて、それを除去することによりフィルタ特性の調整をすることも可能である。

【0008】次に、図6を使用して、第6の実施の形態として、フィルタの特性が調整可能である他の構成について説明する。図6(a)はフィルタ基板の上面図、図6(b)は図6(a)中の一点鎖線C-C'の断面図である。信号導体を構成する導体層2bから、離れた位置に導体片8をあらかじめ複数個形成しておく。ボンディングワイヤ7によって、この導体片8と導体層2bとを接続することで、副次的な伝送線路である両端開放のコプレーナ線路4の開放点を移動させることができる。これによって、短絡端と同様にフィルタ特性を調整することができる。

【0009】以上の実施の形態において、副次的な伝送路であるコプレーナ線路4を寄生的なスロットラインモードが伝搬し、フィルタ特性を劣化させる場合がある。図7を使用して、第7の実施の形態として、寄生的なスロットラインモードを抑制する構成について説明する。図7(a)はフィルタ基板の上面図、図7(b)は図7(a)中の一点鎖線D-D'の断面図である。ボンディングワイヤ7によって、コプレーナ線路4の信号導体を構成する導体層2bの両側の導体層2a間を接続する。これにより、導体層2bの両側の導体層2a間の電位差がなくなり、スロットラインモードを抑制することができる。

【0010】本発明の第8の実施の形態について、図8を使用して詳細に説明する。図8(a)はフィルタ基板の上面図、図8(b)は図8(a)中の一点鎖線E-E'の断面図である。セラミック等の誘電体基板1内の表面、及び、裏面には、導体層2a, 2cが形成され、上部導体層2aと下部導体層2cとは、誘電体基板1を貫通するビアホール3aによって接続される。ビアホール3aは信号の伝搬方向に沿って複数個、少なくとも2列形成される。上部導体層2aと下部導体層2cとビアホール3aとによって囲まれる領域が所望帯域で導波管を構成するためには、ビアホール3aの信号の伝搬方向に平行な方向の間隔1pは、所望帯域での管内波長の1/2以下である必要がある。更に、ビアホール3aの間からの放射による損失を十分抑制するためには、管内波長の1/4以下であることが望ましい。誘電体導波管内に、ビアホール3bを信号の伝搬方向に沿って、管内波長の1/2以下の間隔(11, 12, 13, 14)で形成することで、ビアホール3bで挟まれた区間が共振器となる。また、隣り合う共振器間は誘導性窓を構成している3bを介して結合することで、誘電体帯域通過フィルタを構成している。信号の入出力をコプレーナ線路とし、誘電体基板1の表面に形成したコプレーナー導波管変換5によって、フィルタの外部との結合度を調整することができ。入出力をコプレーナ線路とすることにより、MMIC (Monolithic Microwave Integrated Circuit) 等の平面回路との集積化が可能となり、高周波でよく使用されるフリップチップ実装も可能となる。

【0011】電磁波の大半は導波管内を伝搬するため、フリップチップ実装した場合にも、ほとんど特性の変化が無いことが期待できる。また、入出力部分の導体層2aの一部を外部との接続部分を残してオフセット6をかけることで、基板端での放射を低減することができる。更に、誘電体基板1の表面に、2個の共振器に跨るよう導体層2aをグランド、導体層2bを信号導体とするコプレーナ線路4を形成することによって、主線路である導波管に対して、副次的な両側短絡の伝送路が形成される。この副次的な伝送路によって、第1の実施の形態と同様な効果を実現することができる。また、伝送路の形態は、第2の実施の形態、及び、第3の実施の形態で述べたように両端開放の線路、及び、片側短絡、片側開放

の線路でも良いし、伝送路の数を変えて良い。

【0012】この場合においても、第5の実施の形態(図5)と同様な構成でフィルタの特性を調整できるが、入出力をコプレーナ線路としているため、フリップチップ実装が容易に可能である。図9には、実施の形態9として、フリップチップ実装によってフィルタ特性を調整できる構成のフィルタと実装基板の断面構造図を示す。フィルタ基板をフリップチップする際に、バンプ11とフリップチップ実装基板9上に形成した導体片10とを介して、導体層2aと導体層2bとを接続することで、両端短絡の伝送路の短絡点を調整することができる。これによつて、ボンディングワイヤ7の場合と同様にフィルタ特性を調整することができる。

【0013】また、第7の実施の形態と同様な方法でスロットラインモードの抑制が可能であるが、フリップチップ実装を使用した方法もある。図10には、第10の実施の形態としてフリップチップ実装によってスロットラインモードを抑制する構成のフィルタと実装基板の断面構造を示す。フィルタ基板をフリップチップ実装する際に、バンプ11とフリップチップ実装基板9上に形成した導体片10とを介して、導体層2bの両側の導体層2a間を接続することで、ボンディングワイヤ7と同様の効果を実現できる。

【0014】ここでは、信号の伝搬方向に平行な方向の共振器の長さは管内波長の1/2以下としたが、管内波長の1/2の整数倍程度でも良い。また、副次的な伝送路として、コプレーナ線路の例を示したが、例えば、スロット線路を用いることもできる。また、フィルタの段数としては4段の例を示したが、段数を所望特性が得られるように増減しても良い。

【0015】

【発明の効果】以上説明したように、請求項1記載の発明では、誘電体導波管型帯域通過フィルタにおいて、誘電体基板上の導体面に設けたプレーナ線路により、導波管を伝搬する主伝送路に対して副次的な伝送路が形成され、フィルタの帯域外に減衰極を形成することができ、帯域外抑圧特性が改善される。これにより、フィルタの段数を削減することができ、小型化が可能となる。さらに、金属導波管上に形成する場合に比べて、誘電体導波管上にプレーナ線路を形成することは容易に行うことができ、簡単な構成によって、フィルタの帯域外抑圧特性の改善が可能となる。また、フィルタの段数の削減によって、製造上の歩留まり向上が可能となる。請求項2記載の発明では、誘電体基板表面の上部導体層と下部導体層とを接続するビアホールで構成される疑似導波管構造を有するフィルタにおいて、誘電体基板上の導体面にプレーナ線路を設けたことにより、フィルタの帯域外に減衰極を形成することができ、帯域外抑圧特性が改善される。請求項3記載の発明では、誘電体基板上に設けられたプレーナ線路が共振器間を接続する二次的な伝送路と

なることにより、減衰極が形成され、帯域外抑制特性が改善される。請求項4記載の発明では、誘電体表面に形成されたプレーナ線路を、2個の結合スロットからなるコプレーナ線路とすることによって、電界がスロットに集中し、フィルタの特性を改善することができる。請求項5記載の発明では、コプレーナ線路を構成する信号導体の両側のグランド導体間を導体片によって接続することにより、コプレーナ線路の高次モードとしてスロットラインモードが発生することを抑制し、スロットラインモードによるフィルタの特性の劣化を防止することができる。請求項6記載の発明では、プレーナ線路を構成するスロットの両側の導体がフィルタ調整用の導体片によって接続されることにより、短絡端を有する線路の短絡端の位置を調整し、フィルタ特性の調整が可能となる。請求項7記載の発明では、コプレーナ線路の少なくとも片側が開放端であり、信号導体の開放端から離れて第1の導体片が形成され、第1の導体片と信号導体とがフィルタ調整用の第2の導体片によって接続されることにより、開放端を有する線路の開放端の位置を調整することができ、フィルタ特性の調整が可能となる。請求項8記載の発明では、コプレーナ線路から導波管への変換構造を形成することにより、フリップチップ実装が可能なフィルタを提供することができる。請求項9記載の発明では、フリップチップ実装基板上に形成された導体片とバンプとによって、プレーナ線路を構成する導体が接続されることにより、スロットラインモードの抑制が可能で、また、同時に特性が調整可能なフィルタを提供することができる。

【図面の簡単な説明】

【図1】 本発明による第1の実施の形態を示す構造図であり、(a)はフィルタ基板の上面図、(b)は一点鎖線A-A'の断面図である。

【図2】 本発明による第2の実施の形態を示す構造図である。

【図3】 本発明による第3の実施の形態を示す構造図である。

【図4】 本発明による第4の実施の形態を示す構造図である。

【図5】 本発明による第5の実施の形態を示す構造図

であり、(a)はフィルタ基板の上面図、(b)は一点鎖線B-B'の断面図である。

【図6】 本発明による第6の実施の形態を示す構造図であり、(a)はフィルタ基板の上面図、(b)は一点鎖線C-C'の断面図である。

【図7】 本発明による第7の実施の形態を示す構造図であり、(a)はフィルタ基板の上面図、(b)は一点鎖線D-D'の断面図である。

【図8】 本発明による第8の実施の形態を示す構造図であり、(a)はフィルタ基板の上面図、(b)は一点鎖線E-E'の断面図である。

【図9】 本発明による第9の実施の形態を示す構造図である。

【図10】 本発明による第10の実施の形態を示す構造図である。

【図11】 従来例による構造図であり、(a)はフィルタ基板の上面図、(b)は一点鎖線F-F'の断面図である。

【図12】 コプレーナ線路による帯域外抑圧特性の改善効果を示す図である。

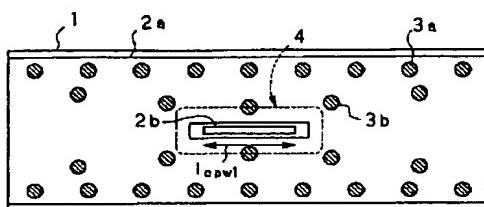
【図13】 低周波側に2つの減衰極を有するフィルタ特性を示す図である。

【図14】 低周波側と高周波側にそれぞれ減衰極を有するフィルタ特性を示す図である。

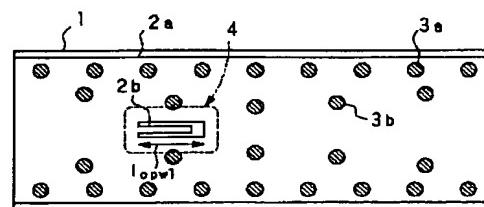
【符号の説明】

1. 誘電体基板
- 2 a 上部導体層
- 2 b 信号導体層
- 2 c 下部導体層
- 3 a 側壁を構成するビアホール
- 3 b 誘導性窓を構成するビアホール
4. コプレーナ線路
5. コプレーナー導波管変換
6. オフセット
7. ボンディングワイヤ
8. 導体片
9. フリップチップ実装用誘電体基板
10. フリップチップ実装用誘電体基板上に形成された導体片
11. バンプ

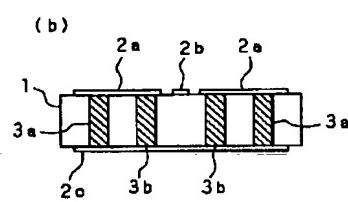
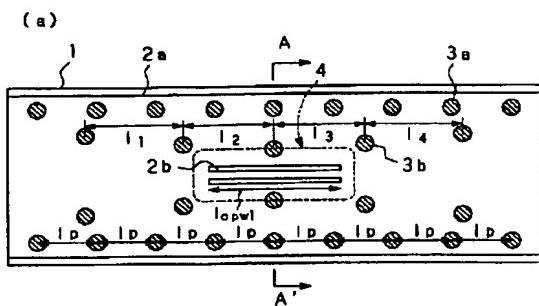
【図2】



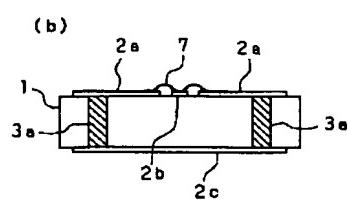
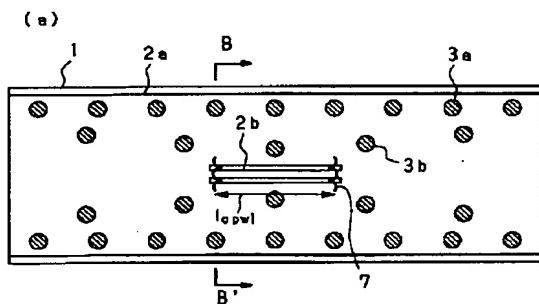
【図3】



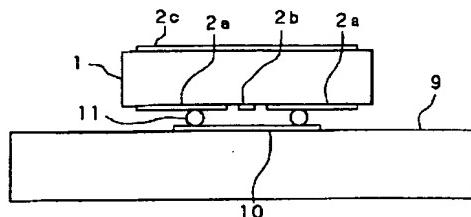
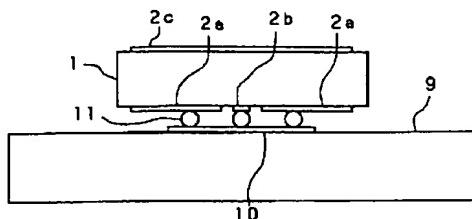
【図1】



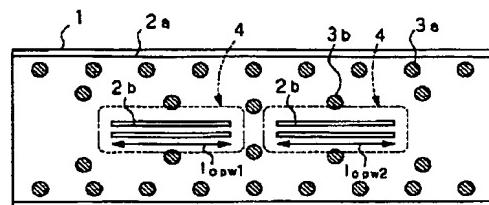
【図5】



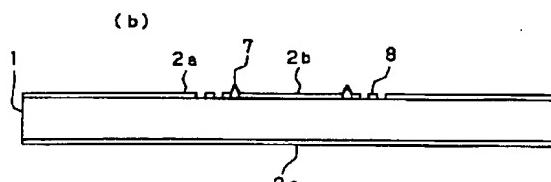
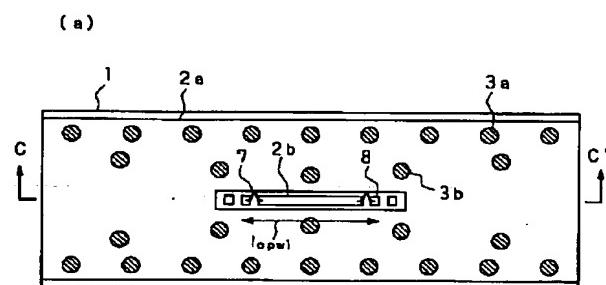
【図9】



【図4】

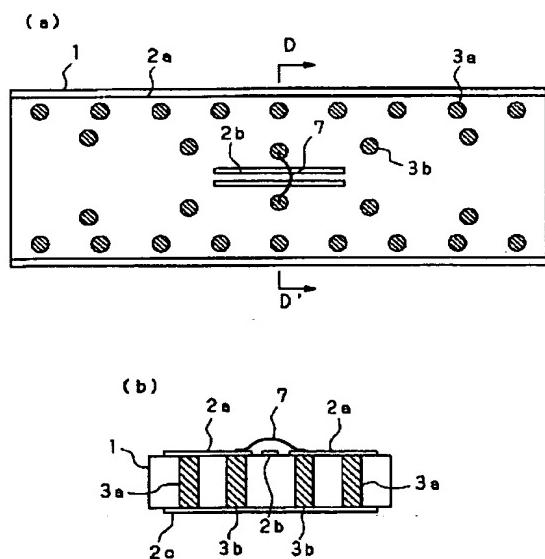


【図6】

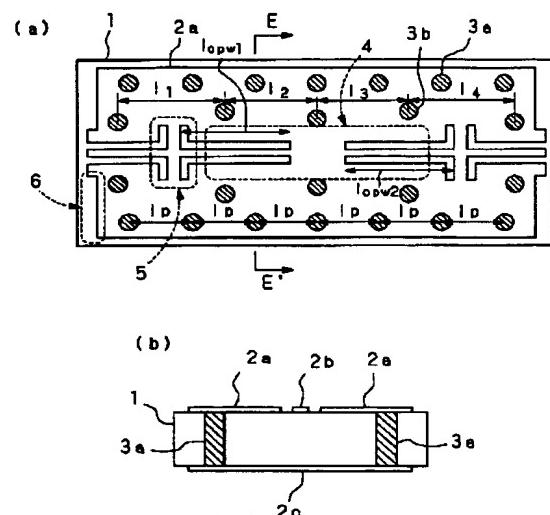


【図10】

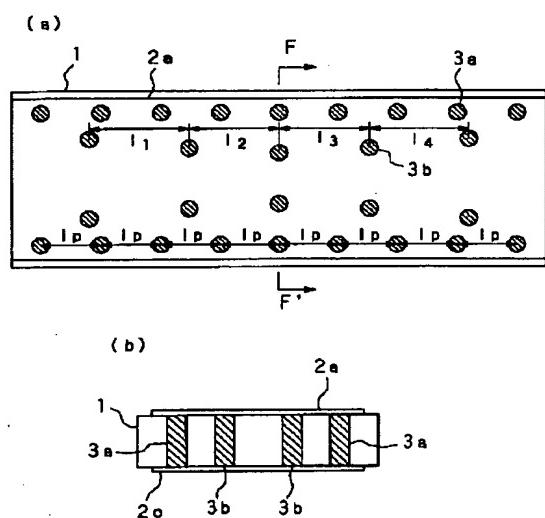
【図7】



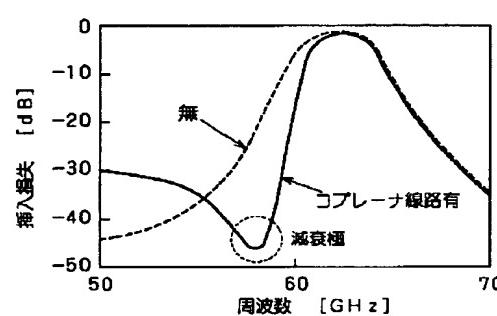
【図8】



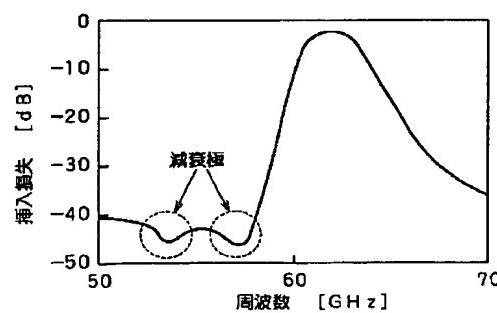
【図11】



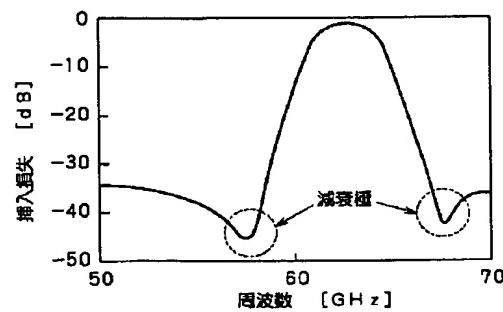
【図12】



【図13】



【図14】



フロントページの続き

(72)発明者 大畠 恵一
東京都港区芝五丁目7番1号 日本電気株
式会社内

Fターム(参考) 5J006 HC01 HC12 JA01 JA17 JA34
LA03 LA11 LA21 LA28 MA03
ND02 NE13

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-026610

(43)Date of publication of application : 25.01.2002

(51)Int.Cl.

H01P 1/208

H01P 1/205

H01P 1/212

(21)Application number : 2000-207459

(71)Applicant : NEC CORP

(22)Date of filing : 07.07.2000

(72)Inventor : ITO MASAHIRO

MARUHASHI KENICHI

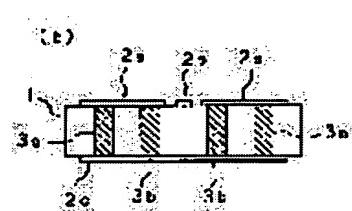
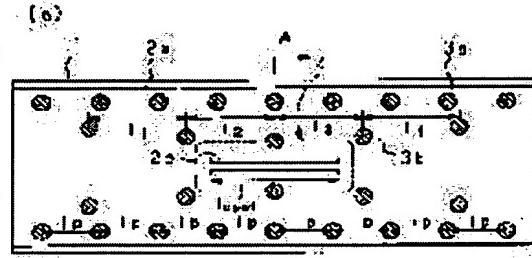
OHATA KEIICHI

(54) FILTER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a small-sized dielectric waveguide band pass filter with a low loss that has a small characteristic change in the case of mounting.

SOLUTION: Conductor layers 2a, 2c are formed on a front side and a rear side of a dielectric board 1 and connected to upper lower conductor layers 2a, 2c via via-holes 3a. At least two lines of the via-holes 3a are formed along a signal propagation direction. Resonators are configured by forming via-holes 3b in a dielectric waveguide consisting of the upper lower conductor layers 2a, 2c and the via-holes 3a at an interval of 1/2 of a guide wavelength or below along the signal propagation direction. Furthermore, by coupling the resonators adjacent to each other via the via-holes 3b configuring the inductive window, the dielectric band pass filter is configured. Moreover, a coplanar line 4 using the conductor layer 2a for ground and the conductor layer 2b for a signal conductor is provided onto a front side of the dielectric board 1 in a way of bridging over the inductive window formed by the via-holes 3b.



LEGAL STATUS

[Date of request for examination] 11.11.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

[application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIP are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The filter characterized by establishing a planar track in the front face of said up conductor layer or said lower conductor layer at least in the filter which has an up conductor layer and a lower conductor layer on a dielectric substrate front face, and has the dielectric-waveguide structure where the waveguide side attachment wall and the inductive window were formed with the conductor which connects said up conductor layer and said lower conductor layer.

[Claim 2] The beer hall which connects said up conductor layer and said lower conductor layer of said dielectric substrate front face At least two or more trains of beer hall trains formed in the propagation direction of a signal by making a train or less [of the guide wave length in a request band] at intervals of 1/2 are formed. The filter according to claim 1 with which the inductive window which combines between the resonators in the waveguide which consists of fields surrounded by said beer hall train, said up conductor layer, and said lower conductor layer is characterized by being formed of a beer hall.

[Claim 3] The filter according to claim 1 or 2 characterized by for the planar track on said dielectric substrate straddling said at least one inductive window, forming it in said up conductor layer or said lower conductor layer, and said planar track constituting a transmission line.

[Claim 4] A filter given in one claim of claims 1-3 characterized by being the KOPURENA track where said planar track formed in said dielectric front face consists of two coupling slots formed along the propagation direction of the signal which spreads the inside of said waveguide.

[Claim 5] the signal which constitutes said KOPURENA track -- the gland of the both sides of a conductor - - a conductor -- between -- a conductor -- the filter according to claim 4 characterized by a piece connecting.

[Claim 6] the conductor for filter adjustment in the conductor of the both sides of the slot which constitutes said planar track -- a filter given in one claim of claims 1-5 characterized by a piece connecting.

[Claim 7] said KOPURENA track -- at least -- one side -- an open end -- it is -- said signal -- from the open end of a conductor -- separating -- the 1st conductor -- a piece forms -- having -- said 1st conductor -- a piece and said signal -- the 2nd conductor for filter adjustment in a conductor -- the filter according to claim 4 or 5 characterized by a piece connecting.

[Claim 8] A filter given in one claim of claims 1-7 characterized by having a KOPURENA track for I/O of a signal, and KOPURENA waveguide conversion structure.

[Claim 9] the conductor formed on the flip chip mounting substrate -- the conductor which constitutes said planar track by the piece and the bump -- a filter given in one claim of claims 5-8 characterized by connecting between.

[Translation done.]

* NOTICES *

JPO and NCIPPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the filter which has the dielectric-waveguide structure where it is used as RF components.

[0002]

[Description of the Prior Art] There is quarter-wave length of a microstrip or a KOPURENA track or a filter which used the 1/2-wave resonator as filter of the conventional type used by the RF as a flat-surface mold filter which can expect a small thing. Moreover, there is a small dielectric-waveguide mold filter in the waveguide filter which can expect to be low loss compared with rectangular waveguide. For example, with the dielectric-waveguide mold filter given in JP,11-284409,A shown in drawing 11, conductor layers 2a and 2c are formed in the vertical front face of the dielectric substrate 1, and the waveguide consists of connecting by up conductor-layer 2a and beer hall train 3a which formed lower conductor-layer 2c so that the spacing l_p of the propagation direction of a signal might become 1/2 or less [of the guide wave length]. Furthermore, the filter is realized by forming beer hall 3b which constitutes an inductive window in the constituted waveguide or less [of the guide wave length] at intervals of 1/2 (11, 12, 13, 14).

[0003]

[Problem(s) to be Solved by the Invention] in order that [however,] an electromagnetic wave may concentrate a flat-surface mold filter on a narrow field -- a conductor -- since loss became large by loss or dielectric loss and it spread also besides the dielectric substrate with which an electromagnetic wave constitutes a flat-surface mold filter, when mounted in a package, it was influenced of the package and there was a problem that a filter shape changed. Moreover, when it was going to realize the filter which has a steep out-of-band oppression property in JP,11-284409,A with the dielectric-waveguide mold filter of a publication, the number of stages increased, size becomes large and, as a result, there was a problem that it became difficult to acquire the property designed with manufacture precision. This invention was made in consideration of such a situation, its property change at the time of mounting is small, and it aims at offering a low loss filter small.

[0004]

[Means for Solving the Problem] In order to solve the above problem, invention according to claim 1 is a filter characterized by establishing a planar track in the front face of an up conductor layer or a lower conductor layer at least in the dielectric-waveguide mold filter in which a waveguide side attachment wall and an inductive window are formed with the conductor which has an up conductor layer and a lower conductor layer on a dielectric substrate front face, and connects an up conductor layer and a lower conductor layer. In invention according to claim 1, the beer hall which connects the up conductor layer and lower conductor layer of a dielectric substrate front face invention according to claim 2 At least two or more trains of beer hall trains formed in the propagation direction of a signal by making a train or less [of the guide wave length in a request band] at intervals of 1/2 are formed. The inductive window which combines between the resonators in the waveguide which consists of fields surrounded by the beer hall train, the up conductor layer, and the lower conductor layer is characterized by being formed of a beer hall. In invention according to claim 1 or 2, the planar track on a dielectric substrate straddles at least one inductive window, and is formed in an up conductor layer or a lower conductor layer, and invention according to claim 3 is characterized by a planar track constituting a transmission line. Invention according to claim 4 is characterized by being the KOPURENA track which consists of two coupling slots formed in one claim of claims 1-3 along the propagation direction of the signal with which the planar track formed in the dielectric front face spreads the inside of a waveguide in invention of a publication. the signal with which invention according to claim 5 constitutes a KOPURENA track in invention according to claim 4 -- the gland of the

both sides of a conductor -- a conductor -- between -- a conductor -- it is characterized by a piece connecting. the conductor for filter adjustment in the conductor of the both sides of a slot with which invention according to claim 6 constitutes a planar track in invention of a publication in one claim of claims 1-5 -- it is characterized by a piece connecting. invention according to claim 7 -- invention according to claim 4 or 5 -- setting -- a KOPURENA track -- at least -- one side -- an open end -- it is -- a signal -- from the open end of a conductor -- separating -- the 1st conductor -- a piece forms -- having -- the 1st conductor - - a piece and a signal -- the 2nd conductor for filter adjustment in a conductor -- it is characterized by a piece connecting. Invention according to claim 8 is characterized by having a KOPURENA track for I/O of a signal, and KOPURENA waveguide conversion structure in invention given in one claim of claims 1-7. the conductor with which invention according to claim 9 was formed on the flip chip mounting substrate in invention of a publication at one claim of claims 5-8 -- the conductor which constitutes a planar track by the piece and the bump -- it is characterized by connecting between.

[0005]

[Embodiment of the Invention] The gestalt of operation of the 1st of this invention is explained to a detail using drawing 1. Drawing 1 (a) is the plan of a filter base plate, and drawing 1 (b) is the sectional view of alternate long and short dash line A-A' in drawing 1 (a). Conductor layers 2a and 2c are formed in the front face in the dielectric substrates 1, such as a ceramic, and a rear face, and up conductor-layer 2a and lower conductor-layer 2c are connected to them by beer hall 3a which penetrates the dielectric substrate 1. Two or more at least two trains of this beer hall 3a are formed along the propagation direction of a signal. In order for the field surrounded by up conductor-layer 2a, lower conductor-layer 2c, and beer hall 3a to constitute a waveguide from a request band, the spacing l_p of a direction parallel to the propagation direction of the signal of beer hall 3a needs to be 1/2 or less [of the guide wave length in a request band]. Furthermore, in order to control enough loss by the radiation from between beer hall 3a, it is desirable that it is 1/4 or less [of the guide wave length]. The section across which it faced by beer hall 3b serves as a resonator by forming beer hall 3b along the propagation direction of a signal in a dielectric waveguide or less [of the guide wave length] at intervals of 1/2 (11, 12, 13, 14). Moreover, it is joining together through beer hall 3b which constitutes the inductive window between adjacent resonators, and it constitutes the dielectric band-pass filter.

[0006] furthermore, the inductive window formed in the front face of the dielectric substrate 1 of beer hall 3b is straddled -- as -- conductor-layer 2a -- a gland and conductor-layer 2b -- a signal -- the KOPURENA track 4 used as a conductor is formed. Of this, the transmission line of a secondary both-ends short circuit whose die length l_{cpw1} is about [of the guide wave length] 1/2 is formed to the waveguide which is a principal ray way. A filter shape in case there is nothing with the case where a secondary transmission line is shown in drawing 12 is shown. By adding a secondary transmission line, an attenuation pole can be introduced outside a passband and an out-of-band oppression property can be greatly improved so that drawing 12 may see. Consequently, when acquiring a predetermined oppression property, compared with the case where a secondary transmission line is not formed, the number of stages of a filter can be reduced and a miniaturization becomes possible. Die length l_{cpw1} like the gestalt of the 3rd operation shown in the transmission line of both-ends disconnection whose die length l_{cpw1} like the gestalt of the 2nd operation shown in drawing 2 is about [of the guide wave length] 1/2, and drawing 3 can introduce this attenuation pole also according to the transmission line of the single-sided short circuit which is about [of the guide wave length] 1/4, and single-sided disconnection. Moreover, two or more transmission lines may be established like the gestalt of the 4th operation shown in drawing 4. A filter shape in case the track length l_{cpw1} and l_{cpw2} of the KOPURENA track 4 in drawing 4 differs is shown in drawing 13. As shown in drawing 13, by changing the track length l_{cpw1} and l_{cpw2} independently, an attenuation pole can be controlled independently and the outside of a band can be oppressed over a wide band. changing the die length of the KOPURENA track 4, although the example an attenuation pole turns on the low frequency side of a passband was shown here -- a RF side -- or it is shown in drawing 14 -- as -- a low frequency side and a RF side -- respectively -- being also alike -- it can introduce.

[0007] Drawing 5 is used and the configuration which can adjust the property of a filter is explained as a gestalt of the 5th operation. Drawing 5 (a) is the plan of a filter base plate, and drawing 5 (b) is the sectional view of alternate long and short dash line B-B' in drawing 5 (a). conductor-layer 2a which constitutes the gland of the KOPURENA track 4 by the bonding wire 7, and a signal -- the too hastily connecting point of the KOPURENA track 4 of the both-ends short circuit which is the secondary transmission line can be moved by connecting conductor-layer 2b which constitutes a conductor. By this, the frequency in which an attenuation pole appears can be changed and a filter shape can be adjusted. A golden ribbon etc. can also be used as a substitute of a bonding wire 7. Or in case a conductor layer is formed in the front face of the

dielectric substrate 1, it is also possible to form the air bridge which connects conductor-layer 2a and conductor-layer 2b beforehand, and to adjust a filter shape by removing it.

[0008] Next, drawing 6 is used and other configurations which can adjust the property of a filter are explained as a gestalt of the 6th operation. Drawing 6 (a) is the plan of a filter base plate, and drawing 6 (b) is the sectional view of alternate long and short dash line C-C' in drawing 6 (a). a signal -- the location distant from conductor-layer 2b which constitutes a conductor -- a conductor -- two or more pieces 8 are formed beforehand. a bonding wire 7 -- this conductor -- the opening point of the KOPURENA track 4 of the both-ends disconnection which is the secondary transmission line can be moved by connecting a piece 8 and conductor-layer 2b. This can adjust a filter shape like a short circuit edge.

[0009] In the gestalt of the above operation, the parasitic slot line mode spreads the KOPURENA track 4 which is a secondary transmission line, and a filter shape may be degraded. Drawing 7 is used and the configuration which controls the parasitic slot line mode as a gestalt of the 7th operation is explained.

Drawing 7 (a) is the plan of a filter base plate, and drawing 7 (b) is the sectional view of alternate long and short dash line D-D' in drawing 7 (a). a bonding wire 7 -- the signal of the KOPURENA track 4 -- between conductor-layer 2a of the both sides of conductor-layer 2b which constitutes a conductor is connected.

Thereby, the potential difference between conductor-layer 2a of the both sides of conductor-layer 2b is lost, and the slot line mode can be controlled.

[0010] The gestalt of operation of the 8th of this invention is explained to a detail using drawing 8. Drawing 8 (a) is the plan of a filter base plate, and drawing 8 (b) is the sectional view of alternate long and short dash line E-E' in drawing 8 (a). Conductor layers 2a and 2c are formed in the front face in the dielectric substrates 1, such as a ceramic, and a rear face, and up conductor-layer 2a and lower conductor-layer 2c are connected to them by beer hall 3a which penetrates the dielectric substrate 1. Two or more at least two trains beer hall 3a is formed along the propagation direction of a signal. In order for the field surrounded by up conductor-layer 2a, lower conductor-layer 2c, and beer hall 3a to constitute a waveguide from a request band, the spacing l_p of a direction parallel to the propagation direction of the signal of beer hall 3a needs to be 1/2 or less [of the guide wave length in a request band]. Furthermore, in order to control enough loss by the radiation from between beer hall 3a, it is desirable that it is 1/4 or less [of the guide wave length]. The section across which it faced by beer hall 3b serves as a resonator by forming beer hall 3b along the propagation direction of a signal in a dielectric waveguide or less [of the guide wave length] at intervals of 1/2 (11, 12, 13, 14). Moreover, it is joining together through 3b which constitutes the inductive window between adjacent resonators, and it constitutes the dielectric band-pass filter. I/O of a signal can be made into a KOPURENA track and the KOPURENA-waveguide conversion 5 formed in the front face of the dielectric substrate 1 can adjust degree of coupling with the exterior of a filter. By making I/O into a KOPURENA track, integration with flat-surface circuits, such as MMIC (Monolithic Microwave Integrated Circuit), is attained, and flip chip mounting which high frequency is sufficient as and is used is also attained.

[0011] It is expectable that it does not almost have change of a property also when most electromagnetic waves carry out flip chip mounting, in order to spread the inside of a waveguide. Moreover, radiation in a substrate edge can be reduced by leaving a connection part with the exterior for a part of conductor-layer 2a of an I/O part, and applying offset 6. furthermore, two resonators are straddled on the front face of the dielectric substrate 1 -- as -- conductor-layer 2a -- a gland and conductor-layer 2b -- a signal -- the transmission line of a secondary both-sides short circuit is formed by forming the KOPURENA track 4 used as a conductor to the waveguide which is a principal ray way. The same effectiveness as the gestalt of the 1st operation is realizable with this secondary transmission line. Moreover, as the gestalt of the 2nd operation and the gestalt of the 3rd operation described, the track of the track of both-ends disconnection and a single-sided short circuit, and single-sided disconnection is sufficient as the gestalt of a transmission line, and it may change the number of transmission lines.

[0012] Also in this case, although the property of a filter can be adjusted with the same configuration as the gestalt (drawing 5) of the 5th operation, since I/O is made into the KOPURENA track, flip chip mounting is easily possible. Cross-section structural drawing of the filter of a configuration of that flip chip mounting can adjust a filter shape and a mounting substrate is shown in drawing 9 as a gestalt 9 of operation. the conductor formed on the flip chip mounting substrate 9 with the bump 11 when carrying out the flip chip of the filter substrate -- the too hastily connecting point of the transmission line of a both-ends short circuit can be adjusted by connecting conductor-layer 2a and conductor-layer 2b through a piece 10. This can adjust a filter shape like the case of a bonding wire 7.

[0013] Moreover, by the same approach as the gestalt of the 7th operation, although control of the slot line mode is possible, there is also an approach which used flip chip mounting. The cross-section structure of the

filter of a configuration of controlling the slot line mode by flip chip mounting as a gestalt of the 10th operation and a mounting substrate is shown in drawing 10. the conductor formed on the flip chip mounting substrate 9 with the bump 11 when carrying out flip chip mounting of the filter substrate -- the same effectiveness as a bonding wire 7 is realizable through a piece 10 by connecting between conductor-layer 2a of the both sides of conductor-layer 2b.

[0014] Although the die length of the resonator of a direction parallel to the propagation direction of a signal was here made or less [of the guide wave length] into 1/2, one half of integral multiple extent of the guide wave length is sufficient. Moreover, as a secondary transmission line, although the example of a KOPURENA track was shown, a slotted line way can also be used, for example. Moreover, although four steps of examples were shown as a number of stages of a filter, a number of stages may be fluctuated so that a request property may be acquired.

[0015]

[Effect of the Invention] As explained above, in invention according to claim 1, in a dielectric-waveguide mold band-pass filter, a secondary transmission line is formed to the main transmission line which spreads a waveguide of the planar track established in the conductor side on a dielectric substrate, an attenuation pole can be formed out of band [a filter], and an out-of-band oppression property is improved. Thereby, the number of stages of a filter can be reduced and a miniaturization becomes possible. Furthermore, compared with the case where it forms on a metal waveguide, it can perform forming a planar track on a dielectric waveguide easily, and it becomes improvable [the out-of-band oppression property of a filter] by the easy configuration. Moreover, the improvement in the yield on manufacture is attained by reduction of the number of stages of a filter. In the filter which has the false waveguide structure which consists of invention according to claim 2 in the beer hall which connects the up conductor layer and lower conductor layer of a dielectric substrate front face, by having established the planar track in the conductor side on a dielectric substrate, an attenuation pole can be formed out of band [a filter], and an out-of-band oppression property is improved. In invention according to claim 3, when the planar track established on the dielectric substrate turns into a secondary transmission line which connects between resonators, an attenuation pole is formed and an out-of-band control property is improved. In invention according to claim 4, by making the planar track formed in the dielectric front face into the KOPURENA track which consists of two coupling slots, electric field can concentrate on a slot and the property of a filter can be improved. the signal which constitutes a KOPURENA track from invention according to claim 5 -- the gland of the both sides of a conductor -- a conductor -- between -- a conductor -- by connecting by the piece, it can control that the slot line mode occurs as the higher mode of a KOPURENA track, and degradation of the property of the filter by the slot line mode can be prevented. the conductor for filter adjustment in the conductor of the both sides of the slot which constitutes a planar track from invention according to claim 6 -- when a piece connects, the location of the short circuit edge of the track which has a short circuit edge is adjusted, and adjustment of a filter shape is attained. invention according to claim 7 -- a KOPURENA track -- at least -- one side -- an open end -- it is -- a signal -- from the open end of a conductor -- separating -- the 1st conductor -- a piece forms -- having -- the 1st conductor -- a piece and a signal -- the 2nd conductor for filter adjustment in a conductor -- when a piece connects, the location of the open end of the track which has an open end can be adjusted, and adjustment of a filter shape is attained. In invention according to claim 8, the filter in which flip chip mounting is possible can be offered from forming the conversion structure from a KOPURENA track to a waveguide. the conductor formed on the flip chip mounting substrate in invention according to claim 9 -- when the conductor which constitutes a planar track is connected by a piece and the bump, the filter which can adjust a property to coincidence can be offered possible [control of the slot line mode].

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is structural drawing by this invention showing the gestalt of the 1st operation, and (a) is the plan of a filter base plate and (b) is the sectional view of alternate long and short dash line A-A'.

[Drawing 2] It is structural drawing by this invention showing the gestalt of the 2nd operation.

[Drawing 3] It is structural drawing by this invention showing the gestalt of the 3rd operation.

[Drawing 4] It is structural drawing by this invention showing the gestalt of the 4th operation.

[Drawing 5] It is structural drawing by this invention showing the gestalt of the 5th operation, and (a) is the plan of a filter base plate and (b) is the sectional view of alternate long and short dash line B-B'.

[Drawing 6] It is structural drawing by this invention showing the gestalt of the 6th operation, and (a) is the plan of a filter base plate and (b) is the sectional view of alternate long and short dash line C-C'.

[Drawing 7] It is structural drawing by this invention showing the gestalt of the 7th operation, and (a) is the plan of a filter base plate and (b) is the sectional view of alternate long and short dash line D-D'.

[Drawing 8] It is structural drawing by this invention showing the gestalt of the 8th operation, and (a) is the plan of a filter base plate and (b) is the sectional view of alternate long and short dash line E-E'.

[Drawing 9] It is structural drawing by this invention showing the gestalt of the 9th operation.

[Drawing 10] It is structural drawing by this invention showing the gestalt of the 10th operation.

[Drawing 11] It is structural drawing by the conventional example, and (a) is the plan of a filter base plate and (b) is the sectional view of alternate long and short dash line F-F'.

[Drawing 12] It is drawing showing the improvement effect of the out-of-band oppression property on a KOPURENA track.

[Drawing 13] It is drawing showing the filter shape which has two attenuation poles in a low frequency side.

[Drawing 14] It is drawing showing the filter shape which has an attenuation pole in a low frequency and RF side, respectively.

[Description of Notations]

1. Dielectric Substrate

2a Up conductor layer

2b Signal conductor layer

2c Lower conductor layer

3a The beer hall which constitutes a side attachment wall

3b The beer hall which constitutes an inductive window

4. KOPURENA Track

5. KOPURENA-Waveguide Conversion

6. Offset

7. Bonding Wire

8. Conductor -- Piece

9. Dielectric Substrate for Flip Chip Mounting

10. Conductor Formed on Dielectric Substrate for Flip Chip Mounting -- Piece

11. Bump

[Translation done.]

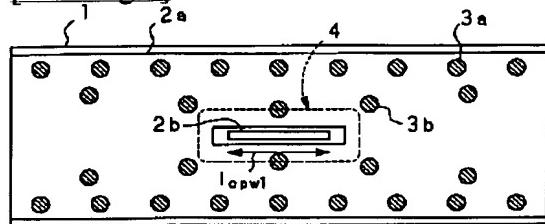
* NOTICES *

JPO and NCIPPI are not responsible for any damages caused by the use of this translation.

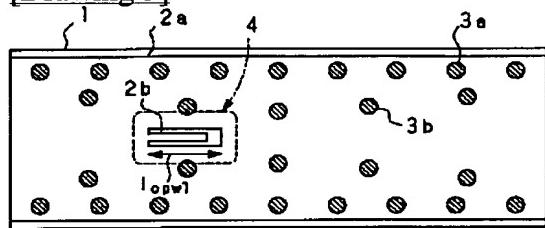
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. *** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

[Drawing 2]

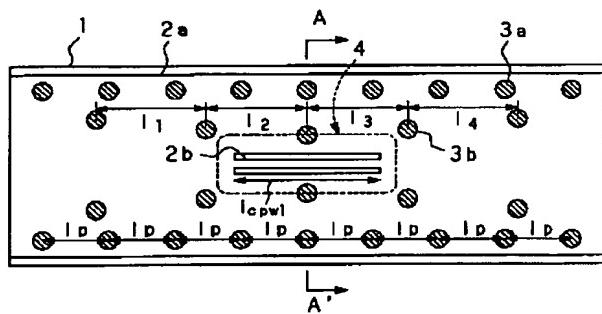


[Drawing 3]

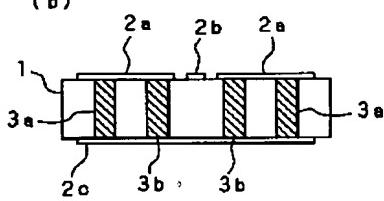


[Drawing 1]

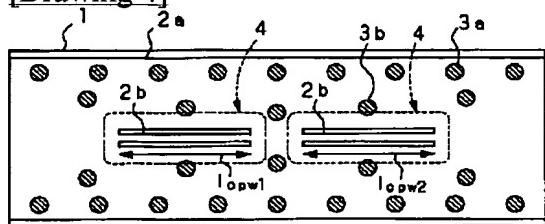
(a)



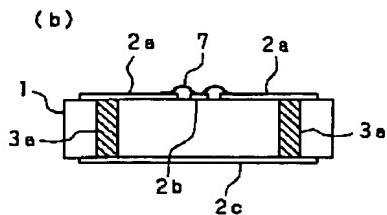
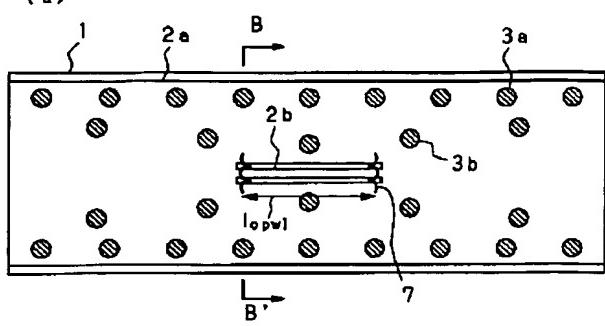
(b)



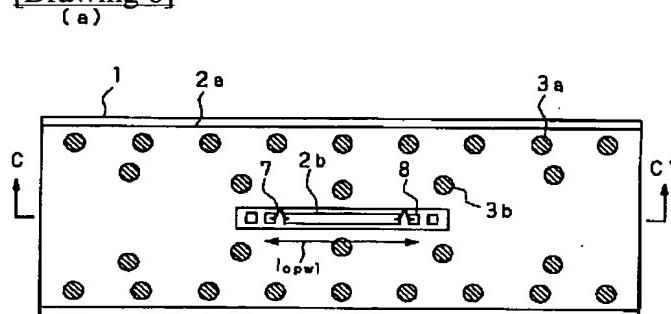
[Drawing 4]



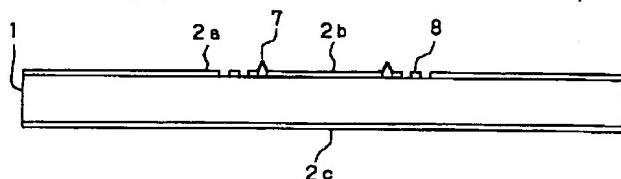
[Drawing 5]



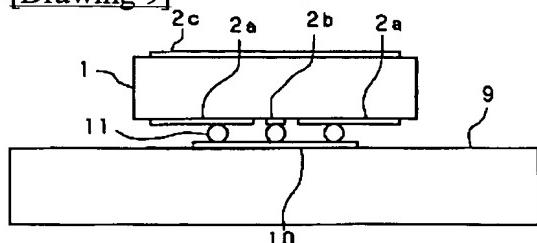
[Drawing 6]



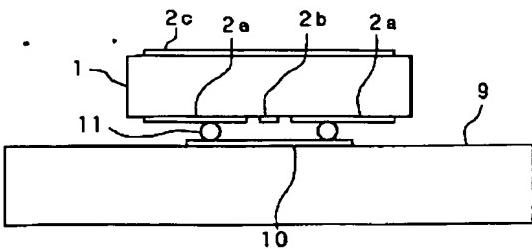
(b)



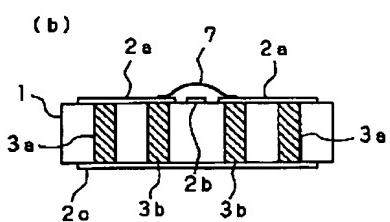
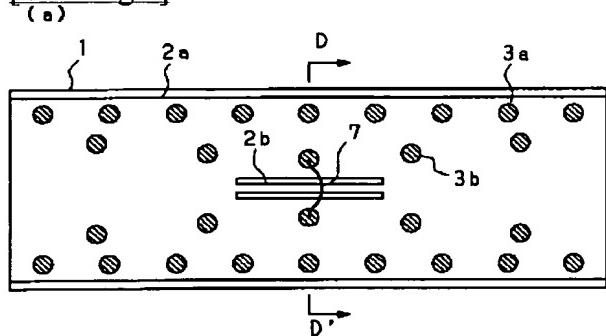
[Drawing 9]



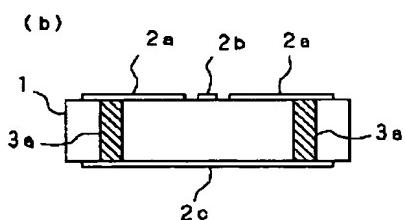
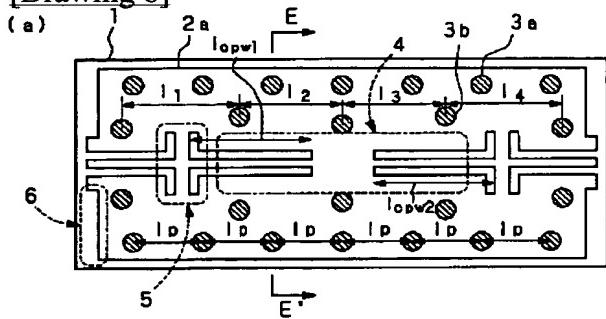
[Drawing 10]



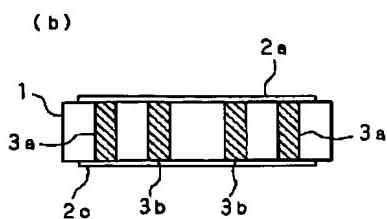
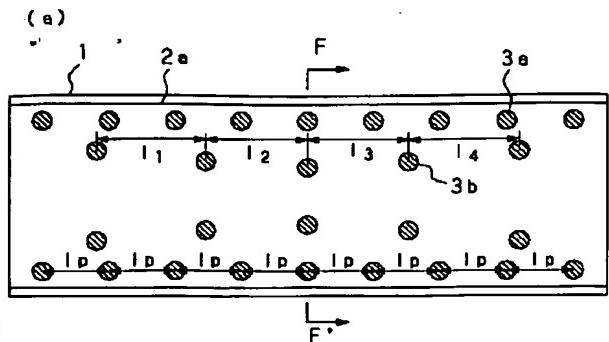
[Drawing 7]



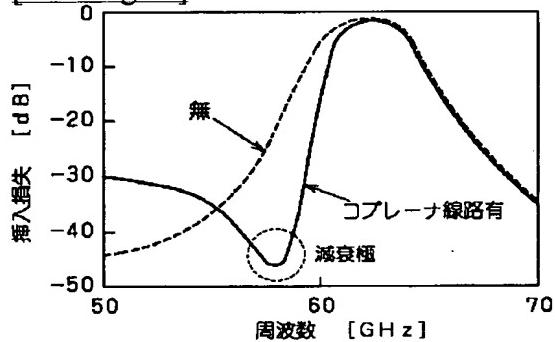
[Drawing 8]



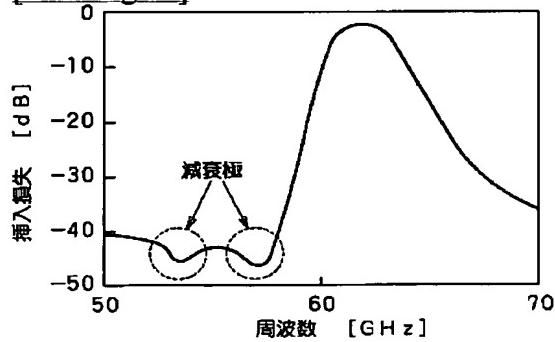
[Drawing 11]



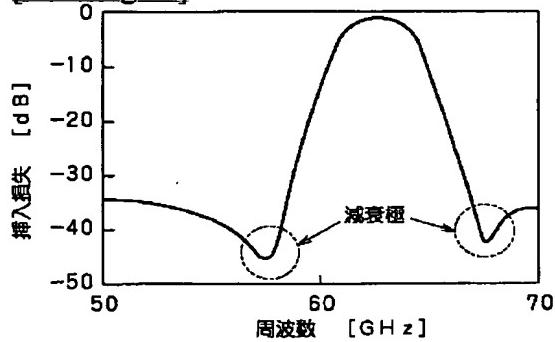
[Drawing 12]



[Drawing 13]



[Drawing 14]



[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record.**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.